



500.41316X00

1746  
4

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): KAJI, et al  
Serial No.: 10 / 090,759  
Filed: March 6, 2002  
Title: EMISSION SPECTROSCOPIC PROCESSING APPARATUS AND  
PLASMA PROCESSING METHOD USING IT

LETTER CLAIMING RIGHT OF PRIORITY

Assistant Commissioner for  
Patents  
Washington, D.C. 20231

APRIL 29, 2002

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s)  
the right of priority based on:

Japanese Patent Application No. 2001-364626  
Filed: NOVEMBER 29, 2001

A certified copy of said Japanese Patent Application is attached.

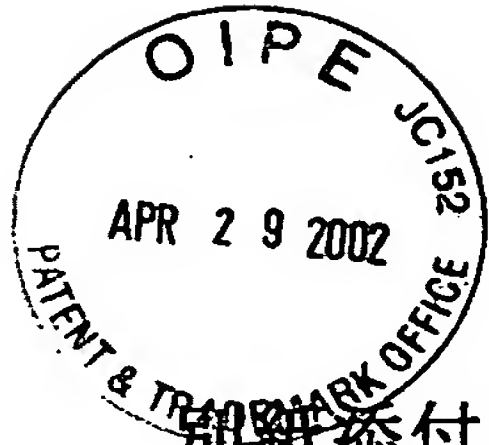
Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

Melvin Kraus  
Registration No. 22,466

MK/rp  
Attachment

RECEIVED  
MAY 02 2002  
TC 1700



W0180-01EU  
日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2001年11月29日

出 願 番 号  
Application Number:

特願2001-364626

[ST.10/C]:

[JP2001-364626]

出 願 人  
Applicant(s):

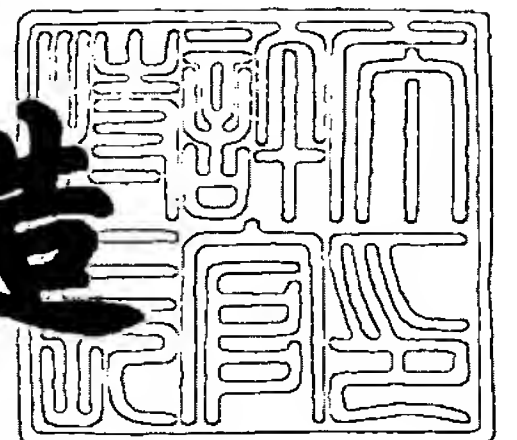
株式会社日立製作所  
日立笠戸エンジニアリング株式会社  
株式会社日立ハイテクノロジーズ

RECEIVED  
MAY 02 2002  
TC 1700

2002年 3月 5日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3013398

【書類名】 特許願

【整理番号】 KS57

【提出日】 平成13年11月29日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/02

【発明者】

【住所又は居所】 山口県下松市大字東豊井 7 9 4 番地 日立笠戸エンジニアリング株式会社内

【氏名】 加治 哲徳

【発明者】

【住所又は居所】 山口県下松市大字東豊井 7 9 4 番地 日立笠戸エンジニアリング株式会社内

【氏名】 木村 静秋

【発明者】

【住所又は居所】 茨城県土浦市神立町 5 0 2 番地 株式会社 日立製作所 機械研究所内

【氏名】 臼井 建人

【発明者】

【住所又は居所】 山口県下松市大字東豊井 7 9 4 番地 株式会社 日立ハイテクノロジーズ 設計・製造統括本部 笠戸事業所内

【氏名】 藤井 敬

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【特許出願人】

【識別番号】 390010973

【氏名又は名称】 日立笠戸エンジニアリング株式会社

【特許出願人】

【識別番号】 501387839

【氏名又は名称】 株式会社 日立ハイテクノロジーズ

【代理人】

【識別番号】 100078134

【弁理士】

【氏名又は名称】 武 顕次郎

【電話番号】 03-3591-8550

【手数料の表示】

【予納台帳番号】 006770

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光分光処理装置及びプラズマ処理方法

【特許請求の範囲】

【請求項 1】 処理装置からの入力光を分光する分光器と、

前記分光した入力光の光量を各波長毎に検出する一連の受光素子を備えた受光部と、

一連の受光素子の内の隣接する一部の受光素子の検出信号をそれぞれ第 1 の周期で順次保持する第 1 の信号保持部と、

前記保持した隣接する一部の受光素子の検出信号を含む前記受光部の隣接する受光素子の検出信号を加算する加算部と、

該加算部の加算出力を順次保持する第 2 の信号保持部を備え、

該第 2 の信号保持部の出力をもとに前記処理装置の状態を判定する信号処理部を備えたことを特徴とする発光分光処理装置。

【請求項 2】 請求項 1 の記載において、

前記第 1 の信号保持部は、一連の受光素子の内の隣接する一部の受光素子の検出信号をそれぞれ第 1 の周期で順次保持する第 1 段の信号保持部と、該保持部の加算出力を第 1 の周期よりも長い第 2 の周期で順次保持する第 2 段の信号保持部で構成したことを特徴とする発光分光処理装置。

【請求項 3】 請求項 1 ないし請求項 2 の何れか 1 の記載において、

前記信号処理部は、前記加算部出力及び前記受光部の隣接する各受光素子毎の検出信号の何れか一方を入力する選択手段を備えたことを特徴とする分光処理装置。

【請求項 4】 請求項 1 ないし請求項 3 の何れか 1 の記載において、

前記第 1 の信号保持部は、前記受光部の隣接する複数の受光素子毎に異なる比率で増幅した前記入力光の検出信号を保持することを特徴とする発光分光処理装置。

【請求項 5】 請求項 1 ないし請求項 4 の何れか 1 の記載において、

前記処理装置はプラズマエッチング処理装置であり、前記発光分光処理装置は前記加算部の加算出力をもとに前記プラズマエッチング処理装置のエッチング処

理を停止することを特徴とする発光分光処理装置。

【請求項 6】 真空処理室からのプラズマ光を分光するステップと、所定周期で異なる波長成分からなる時系列アナログ電気信号に変換するステップと、異なる波長成分のアナログ信号間で加算するステップと、加算された複数の信号を上記所定周期毎にデジタル量に変換するステップと、変換された上記加算された複数の信号を複数の信号毎にさらに複数回デジタル的に加算するステップと、この信号をもとに所定プラズマ処理ステップの終了点を判別するステップと、所定プラズマ処理ステップを終了させるステップとを有することを特徴とする、発光分光処理装置を用いたプラズマ処理方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、プラズマなどからの発光を分光し、波長に対応した各分光をそれぞれ受光素子で電気信号に変換し、その後、前記信号に信号処理を施して所望の検出出力を得る発光分光処理装置及びプラズマ処理方法に関する。

【 0 0 0 2 】

【従来の技術】

プラズマなどからの発光を分光し、波長に対応した各分光をそれぞれ受光素子で電気信号に変換し、さらにこの変換した信号に信号処理を施し、所望の出力を得る発光分光処理装置が知られている。例えば特開 2 0 0 1 - 6 0 5 8 5 には、次のような主成分解析を用いたプロセスモニタ装置が示されている。

【 0 0 0 3 】

すなわち、プラズマチャンバからの電磁放射を、光ファイバ等を介してスペクトロメータ及びプロセッサからなるプロセスモニタ装置に入力する。前記スペクトロメータはプラズマの電磁放射を波長に基づいて空間的に分離し（例えば、プリズムまたは回折格子を介して行い）、複数の空間的に分離した波長のスペクトルを例えば 2 0 4 8 チャンネルの CCD アレーにより検出し、検出信号（即ち発光分光法（O E S）信号）を発生する。発生した O E S 信号は（例えば、アナログーデジタル変換器を介して）デジタル化し、次の処理のためプロセッサに出力



する。このようにプラズマからの電磁放射はスペクトロメータにより測定され、2048チャンネルのOES信号の形態でプロセッサに供給される。

#### 【0004】

プロセッサで実行される主成分解析処理の特定のタイプは、遠隔コンピュータシステム、製造実行システム等により選択される。スペクトロメータの代わりに、回折格子、プリズム、光学フィルタやその他の波長選択デバイスを複数の検出器（例えばフォトダイオード、フォトマルチプライヤーその他）と共に用い、プロセッサに複数の電磁放射波長に関する情報を提供しても良い。なお、プロセッサは制御バスを介してプラズマエッチングコントローラに結合される。

#### 【0005】

##### 【発明が解決しようとする課題】

分光された光を、簡便に各波長に対する光の振幅信号として得る手段として、CCDはよく用いられる。多数の受光素子を集積したCCDでは、感度を上げようとして小さい容量の受光素子を用いるとノイズが増加し、ノイズを下げようとして大きい容量の受光素子を用いると感度が下がる。たとえば、比較的高感度のCCD（例えばソニー製ILX511、2048画素CCDリニアセンサ）では、飽和光量を受光した場合の信号対ノイズ比（S/N比）は250程度であり、受光量が低下するとS/N比は受光量の1/2乗に比例して低下する。これはCCDのみに限らず、多数の受光素子を集積した光素子の共通の課題である。

#### 【0006】

通常のイメージセンサでは、入射光量の変動に対して、画面全体の受光量の平均値あるいはピーク値を測定し、この測定値をもとにCCDの出力信号に対する増幅度あるいはCCDの蓄積時間を変化させるゲイン調整が行われる（例えば特開2000-324297、USP2001/0016053A1参照）。

#### 【0007】

一方、プラズマ処理装置では、チャンバの経時的汚れなどにより入射光量が大幅（10倍程度以上）に変動する。この変動に対して蓄積時間を変化させて対応することはシステム全体のタイミングを大幅に変化させることになるため好ましくない。また、プラズマ処理装置におけるプラズマ発光などからの分光スペクト

ルは複数の鋭いピークの高輝度部分と波長に対し比較的なだらかに変化している低輝度部分とが混在している（例えば、USP 6 2 6 1 4 7 0 B 1 - F i g . 1 7 A,あるいは特開 2 0 0 1 - 6 0 5 8 5 - 図 3 C 参照）。CCDを用いてこのような分光スペクトルを受光する場合、鋭いピーク部分を飽和させないようにCCDの出力信号の増幅度を設定すると、低輝度部分のS/N比が大幅に低下する。逆に低輝度部に合わせて増幅すると、ピーク部が飽和する。

#### 【0008】

半導体製造装置の処理室から出射する分光スペクトルの時間的变化は処理室における処理内容の変化を示しており、その微小変化から処理状況を推定することが近年行われるようになってきた。しかし、分光スペクトルの検出手段としてCCDなどを用いた場合は、上記のようにS/N比の低い信号しか得ることができない。このため、同一波長の信号を多数回加算してノイズ除去を行なっているのが現状である。この方法では、例えば信号対ノイズ比を一桁上げようとする、100回以上のサンプリングデータの加算を行う必要が有る。この処理には通常のCCDでは数秒から数十秒を要し、1秒程度未満好ましくは0.5秒以下の速い微小変化（10%程度以下の変化）を検知することは比較的困難である。特にプラズマなどの分光スペクトルの波長に対し比較的なだらかに変化している低輝度部分において、1秒程度未満の速い微小変化を再現性よく検知することはかなり困難である。

#### 【0009】

本発明はこれらの問題点に鑑みてなされたもので、分光スペクトルの速い微小変化を再現性よく検知することのできる発光分光処理装置を提供する。

#### 【0010】

##### 【課題を解決するための手段】

本発明は、上記の課題を解決するために次のような手段を採用した。

#### 【0011】

処理装置からの入力光を分光する分光器と、前記分光した入力光の光量を各波長毎に検出する一連の受光素子を備えた受光部と、一連の受光素子の内の隣接する一部の受光素子の検出信号をそれぞれ第1の周期で順次保持する第1の信号保持



部と、前記保持した隣接する一部の受光素子の検出信号を含む前記受光部の隣接する受光素子の検出信号を加算する加算部と、該加算部の加算出力を順次保持する第2の信号保持部を備え、該第2の信号保持部の出力をもとに前記処理装置の状態を判定する信号処理部を備えた。

#### 【0012】

#### 【発明の実施の形態】

図1は、本発明の第1の実施形態を示す図である。図において、プラズマ処理装置1の処理室中で発生したプラズマ発光は、光ファイバ2及びスリットを經由して分光器3に入力される。分光器3は前記スリットを通った入力光を波長毎に異なる角度に分光する。分光された光は複数個（通常数百個ないしは数千個、以下の説明では2048個と仮定する）からなる一連の受光素子を内蔵すCCD (Charge Coupled Device) 4に入力される。このようにして、CCD 4中の特定位置の受光素子（検知器）は入射光中の特定波長成分のスペクトルの強さを検知することになる。

#### 【0013】

タイミング発生回路5は、CCDリセットタイミング信号及びCCD転送クロック信号を発生する。CCDリセットタイミング信号はCCD中に蓄積する電荷の蓄積時間を決め、CCD転送クロック信号はCCD 4から時系列で出力される時系列信号の転送速度を決める。以下の説明では、これらの信号をまとめてCCD駆動信号6と呼ぶ。このCCD駆動信号6によりCCD 4は駆動され、プラズマ発光中の光の波長分布が時系列信号として所定周期毎に出力される。次いでこの時系列信号は、オフセット調整や利得調整機能を有する増幅回路7に入力される。なお、従来のシステムでは、増幅回路7の出力は直接アナログーデジタル変換器（以下AD変換器と略称する）8を經由してCPU等で構成される信号処理装置9に入力され、入力光の波長分布や所定波長毎の光強度の時間変化などが信号処理装置9中の表示器に表示される構成となっている。

#### 【0014】

これに対して本実施形態では、前記増幅回路7からの時系列の出力信号（隣接するCCDを順次繰り返し操作して得られる）は、異なるタイミングで複数個（

$n$  個、 $n \geq 2$ ) の第 1 の信号保持回路 10 に蓄えられる。複数の信号保持回路 8 の出力及び増幅回路 7 の出力は加算増幅回路 11 により加算され、所定タイミングにて第 2 の信号保持回路 12 に転送される。隣接する複数の異なるタイミング（隣接する複数の異なる波長）に対応した複数の信号は、このようにして加え合わされ、第 2 の信号保持回路 12 から出力され、A/D 変換器 8 でデジタル信号に変換した後、信号処理装置 9 に入力される。

#### 【0015】

このように第 1 の加算増幅回路 11 により、 $n+1$  個（ $n$  は第 1 の信号保持回路の数）の信号を加算することにより、CCD 4 の出力信号の  $S/N$  比を（ $n+1$ ）の  $1/2$  乗倍に改善するとともに、A/D 変換器 8 に入力するデータ量を  $1/(n+1)$  に低減することができる。この加算処理を、隣接する各 CCD 4 毎（隣接する  $n+1$  個の CCD 毎）に順次行うことにより、信号処理装置 9 へ入力されるノイズの影響を大幅に減少することができる。

#### 【0016】

第 1 の信号保持回路 10 の数  $n$  が 8, 16, 32, の場合の  $S/N$  比は、それぞれほぼ 3、4 倍、6 倍に改善される。なお、8 個の信号処理回路を標準の大きさの集積回路一個に集積した集積回路は既に市販しており、この部分の回路の大きさはあまり問題とはならない。

#### 【0017】

なお、上記加算増幅回路 11 によるアナログ加算の処理によりデータ量が低減するため、高分解能（波長分解能）の入射光の分析はこのままでは困難になる。

#### 【0018】

高分解能（波長分解能）をも必要とする場合には、増幅回路 7 からの出力と上記第 2 の信号保持回路 12 からの出力とをアナログ切替器 13 に入力し、高分解能（波長分解能）の分析を必要とするときは、アナログ切り替え回路 13 を信号処理装置 9 からの指令により増幅回路 7 側に切り替えて、増幅回路 7 からの出力を A/D 変換器 8 を通して直接信号処理装置 9 に入力するようにすれば良い。このように構成することにより、波長分解能は低いが高  $S/N$  比（高分解能）のモードと、 $S/N$  比は低いが波長分解能が高いモードを、一つの装置で切り替えて

使用することができる。

#### 【 0 0 1 9 】

図 2 は、他の実施形態を示す図である。図 1 における第 1 の信号保持回路 1 0 に相当する部分を、 $n$  個 ( $n \geq 2$ ) の信号保持回路 (1 0 - 1 1 ないし 1 0 - 1  $n$ ) を備えた第 1 段の信号保持回路 1 0 A と、 $m$  個 ( $m \geq 2$ ) の信号保持回路 (1 0 - 2 1 ないし 1 0 - 2  $m$ ) を備えた第 2 段の信号保持回路 1 0 B を加算増幅回路 1 1 - 1 を介して縦続接続して構成している。このようにすることにより、 $(n + m)$  個の少ない信号保持回路で、 $S/N$  比を  $[(n + 1) * (m + 1)]$  の  $1/2$  乗倍に改善できる。たとえば  $n = 8$ 、 $m = 8$  の場合、 $S/N$  比として 9 倍近くの改善が得られる。

#### 【 0 0 2 0 】

図 3 は、さらに他の実施形態を示す図である。この分光処理装置は、プラズマ処理装置 1 内の二つ処理室からの発光を同時に分析することができる。二つ処理室からの発光を同時に分析するために、光ファイバ 2 - 1、2 - 2、光量調整器 1 4 - 1、1 4 - 2、分光器 3 - 1、3 - 2、CCD 4 - 1、4 - 2、増幅回路 7 - 1、7 - 2、第 1 の信号保持回路 1 0 - 1、1 0 - 2、加算増幅回路 1 1 - 1、1 1 - 2 及び第 2 の信号保持回路 1 2 - 1、1 2 - 2 はそれぞれ 2 組が必要となる。一方、CCD 駆動信号 6 は同じ信号を 2 つの CCD 4 - 1、4 - 2 に共通に加えることにより回路を簡単とすることができる。このため、タイミング発生回路 5、AD 変換器 8 は一つよい。

#### 【 0 0 2 1 】

なお、二つの信号を一つの AD 変換器 8 でデジタル化するためには、第 2 の信号保持回路 1 2 - 1、1 2 - 2 の出力を時分割多重化回路 2 1 で時系列に多重化した後、アナログ切替器 1 3 を経由して AD 変換器 8 に入力するようにする。第 2 の信号保持回路 1 2 - 1、1 2 - 2 の出力を直接アナログ切替器 1 3 に入力し、信号処理装置 9 の指令により交互に選択して AD 変換することにより、時分割多重化回路 2 1 を省くことも可能である。例えば  $n = 16$  の場合、信号の量は、 $1/9$  に低下するため、交互に AD 変換を行っても、従来の単一光入力の場合に比較して AD 変換のスピードは、 $1/8$  で済む。

## 【 0 0 2 2 】

また、プラズマ処理装置 1 内の 4 つの処理室からの発光を同時に分析することができる。この場合でも、単一光入力の場合に比較して A/D 変換のスピードを低下させられるため、低価格の A/D 変換器や低価格の信号処理装置を用いることができる。これが、加算増幅回路 11 あるいは 11-1, 11-2 等を用いて複数の光入力の処理を同時に行う場合の大きな利点である。また、処理装置からの測定光と参照光とを用いこれらの光を異なる CCD で測定する場合、同一タイミングで前記 CCD を駆動すると、二つの CCD 間の対応波長におけるデータの採取時間の時間差を 0 とすることができ、各波長における測定光及び参照光を用いた演算を正確に行うことができる。特に、プラズマ光などのように頻繁に変動する光を測定光及び参照光とする場合には、前記複数の CCD を同一タイミングで駆動する利点は大きい。

## 【 0 0 2 3 】

上述のように、複数の CCD を同じタイミングで動作させる場合には、各 CCD の蓄積時間が同一となり、複数の CCD 毎の感度調整が困難となる。特に複数の CCD に入力する光のレベルが大幅に異なる場合は、図 3 に示すようにプラズマ処理装置 1 と光ファイバ 2 間、光ファイバ 2 中、あるいは光ファイバ 2 と分光器 3 との間に光量調整器 14 を設置するとともに、信号処理装置 9 からの指令を光量設定用 D/A 変換器 22 を介してアナログ量に変換した後、光量制御器 23 を経由して、前記光量調整器 14 を制御すれば良い。なお、前記光量調整器 14 としては、印加電圧により光の透過光量が変化する液晶素子あるいは印加電圧により光の開口の大きさが変化する絞り機構等を用いることができる。

## 【 0 0 2 4 】

以上、加算増幅回路 11 等を用いたアナログ加算による S/N 比の改善とデータ量の低減について説明した。

## 【 0 0 2 5 】

S/N 比の改善は、信号処理装置 9 におけるデジタル処理による改善を併用すると、さらに効果が増大する。以下に 2 個の光入力を処理する図 3 の分光処理装置を例に説明する。



## 【 0 0 2 6 】

蓄積時間が 2 5 ミリ秒で、2 5 ミリ秒毎に入力される同一チャンネル（同一波長）の信号 1 2 8 個に対し、隣接信号 1 6 個を加算増幅回路 1 1 で加算し、波長毎に 1 2 8 個のアナログ信号を得る。このアナログ信号を A D 変換器 8 でデジタル信号に変換した後、信号処理装置 9 に入力する。信号処理装置 9 では、2 5 ミリ秒ごとに入力された前記波長毎の信号を、隣接波長間とサンプリング毎とでそれぞれ 1 6 回加算する。これにより、波長毎に隣接 1 6 波長間平均処理を施した信号、及び 1 6 回サンプリング平均を施した信号を得ることができる。これらの信号をもとに所望の信号処理をおこない、0. 5 秒ごとに S / N 比が大幅に向上した 2 つの処理室に対応した所望の信号を得る。さらに、この信号をもとに、プラズマ処理装置 1 の 2 つの処理室における処理の終点をそれぞれ独立に見出すことができる。

## 【 0 0 2 7 】

この場合の S / N 比の改善は、アナログ加算で約 4 倍、信号処理装置 9 中の波長加算で約 4 倍、および信号処理装置中のサンプリング点毎の加算で約 4 倍、すなわち  $4 * 4 * 4 =$  約 6 4 倍の改善を得ることができる。

## 【 0 0 2 8 】

C C D 4 の S / N 比がフルスケールで 2 5 0 の場合、フルスケールの 1 / 6 4 の光信号の S / N 比は、 $2 5 0 / \sqrt{6 4} =$  約 3 0 に低下するが、上記の加算平均処理を行うことにより、 $3 0 * 6 4 = 1 9 0 0$  程度にまで回復できる。フルスケールの 1 / 6 4 の暗い光の信号中の微小（例えば 1 %）な変動でも、その変動を 2 0 段階程度に分離することが可能になる。

## 【 0 0 2 9 】

以上は A D 変換時の量子化ノイズを省いて説明したが、フルスケールの 1 / 6 4 程度の微小信号になるとノイズを無視することはできず、A D 変換時のノイズ等により信号の S / N 比は低下する。例えば、1 2 ビットの A D 変換器にてデジタル信号に変換する場合、量子化ノイズやその他の回路のノイズを含めるて、フルスケールの 1 / 3 0 0 0 ないし 1 / 2 0 0 0 程度ノイズが増加する。これを考慮すると、フルスケールの 1 / 6 4 の光信号の S / N 比は上記値の半分以下に低



下することになる。

#### 【0030】

図4は、さらに他の実施形態を示す図である。この分光処理装置はアナログ加算時の増幅度を波長毎に変化させるようにしたものである。これにより低輝度領域におけるAD変換時の量子化ノイズや回路系ノイズの影響を低減することができる。

#### 【0031】

信号処理装置9から加算増幅回路11の利得設定指令がタイミング発生回路5に入力されると、タイミング発生回路5は、CCDリセットタイミング信号の後、加算増幅回路11（1倍の利得に設定してある）の出力信号を第2の信号保持回路12に記憶させるタイミングで、利得設定用AD変換器15（サンプルホールド機能付が好ましい）の変換をスタートさせる（利得設定用AD変換器15は、8ビット以下（4ないしは5ビット程度）のデジタル信号に変換する低価格で小型のもので十分である）。タイミング発生回路5からの信号により波長に対応した番地がアドレス回路16に設定され、メモリ17中の対応する番地に利得設定用AD変換器15の出力（信号の大きさの情報）であるデジタル信号が記憶される。

#### 【0032】

この動作がCCDの1蓄積時間に対し実施されると、 $2048 / (n + 1)$ 個の波長に対するに信号の大きさの情報がメモリ17に蓄積される。つぎに、信号処理装置9から利得付データ出力指令がタイミング発生回路5に入力されると、加算増幅回路11の増幅度はCCDリセットタイミング信号のあと、メモリ17中の信号の大きさの情報に対応して設定される。このとき、前記加算増幅回路11の利得は、 $2048 / (n + 1)$ 個の波長毎に利得設定回路18を経由して設定されることになる。

#### 【0033】

前記信号の大きさ情報と加算増幅回路11の利得との関係は以下のように設定するとよい。

#### 【0034】

信号の大きさ情報（対フルスケール）

加算増幅回路 1 1 の利得

- 1)  $1/4$  から 1 . . . . . A 倍
- 2)  $1/8$  から  $1/4$  未満 . . . . . 2 A 倍
- 3)  $1/16$  から  $1/8$  未満 . . . . . 4 A 倍
- 4)  $1/32$  から  $1/16$  未満 . . . . . 8 A 倍
- 5)  $1/32$  未満 . . . . . 16 A 倍

なお、A の値は通常 1 未満の値（例えば： $1/(n+1)$ ）、但し n は第 1 の信号保持回路の数）とする。

#### 【 0 0 3 5 】

プラズマ発光のスペクトル信号は、一回の試料処理中には通常大幅には変動しない。このため、試料処理の初期の段階の安定放電時に一回だけ前記加算増幅回路 1 1 の利得を設定すれば、通常問題にはならない。しかし、アナログ信号の微小な変動で、上位の量子化ビットが変化する領域も前記信号中に含まれる。このため加算増幅回路 1 1 の利得設定後、その波長における信号が一回の試料処理中に増加（一般には 1.3 倍程度以上）しても飽和しないように余裕をもたせて設定しておくといよい。

#### 【 0 0 3 6 】

なお、加算増幅回路 1 1 の利得設定データは、利得出力回路 1 9 でアナログ信号に変換し、第 2 の信号保持回路 1 2 の出力と同じタイミングで時系列でアナログ切換器 1 3 に出力されている。このため、前記利得設定データは、前記信号処理装置 9 の指令により A/D 変換器 8 を介して読み取ることができる。前述のように、加算増幅回路 1 1 の利得の設定は、試料処理の初期の段階の安定放電時に一回だけ行えば良い。従って、前記利得データの読み取りも、試料処理の初期の段階の安定放電時に一回だけ行えば良い。

#### 【 0 0 3 7 】

信号処理装置 9 は、このようにして設定した一回の時系列利得設定データと、一回の処理中の蓄積時間毎に時系列で出力される第 2 の信号保持回路 1 2 の出力データとを用いて同一波長間の演算を行うことにより、各波長毎の真の値をプラズマ処理中にわたり、継続して算出することができる。

## 【 0 0 3 8 】

なお、一回の処理中の発光スペクトルの微小な時間的变化のみを検出対象とする場合には、信号処理装置 9 中での、利得設定データを用いた上記演算は必ずしも必須ではない。また、この例では、試料処理の初期の段階の安定放電時に一回だけ加算増幅回路 1 1 の利得を設定する場合を述べたが、試料処理の途中である波長のスペクトル強度が大幅に変化する場合には、試料処理の途中で、加算増幅回路 1 1 の利得の再設定を行うこともできる。

## 【 0 0 3 9 】

図 5 は、さらに他の実施形態を示す図である。この分光処理装置は、前記の例とは異なり、異なる波長の信号を加算することなく増幅のみを施して A/D 変換する。なお、利得設定回路 1 8 により異なる波長毎に増幅回路 7 の利得を設定することにより、明るさの低い成分の S/N 比を向上させられることはもちろんである。ただし、図 4 の場合に比べアナログ信号自身の S/N が低いため、その効果は図 4 の場合に比べ少なくなる。

## 【 0 0 4 0 】

以上、発光分光処理装置について述べてきた。この処理装置を用いると、プラズマ処理中の発光の微小且つ速い変化を早期に検知可能となる。たとえば、ゲート長 0.1  $\mu\text{m}$  以下の半導体のゲートエッチング加工に用いるプラズマ処理装置においては、処理対象となる下地絶縁膜の厚さは数 nm ないし 1 nm と極めて薄い。このため、エッチング対象膜を全部エッチングしてしまう前の、前記膜を数 nm ないし数十 nm 残した状態でプラズマ処理ステップを終了させ、次いで下地との選択比が高い別の条件で次のプラズマ処理ステップをスタートさせる必要がある。

## 【 0 0 4 1 】

前記エッチング対象膜の残膜量を処理中に計測するには、ウエハからの干渉光を観察する必要があるが、この方法では各波長毎の光の変化は 0.1 % ないし数 % 程度と少ない。これに対して、前記分光処理装置を用いる場合には信号の S/N 比を大幅に改善することができ、かつ 1 秒以下の早い応答に対応してプラズマ処理ステップを停止することができるため、0.1  $\mu\text{m}$  以下のゲート長における

エッチング加工が可能となる。

【 0 0 4 2 】

一方、数千枚のウェハを連続してエッチング処理する場合、その処理室の変化をみるには、波長の分解能を高くした状態で光量の変化をみる必要があるが、高速の応答性は必ずしも必要としない。このような用途の場合には、図 3 に示す増幅回路 7 の出力信号をアナログ切り替え器 1 3 で選択し、A/D 変換器 8 を経由して信号処理装置 9 に入力させる。すなわち、このような用途の場合は、波長の分解能が必要となるため、波長間の平均化は行わず、複数サンプリングデータ間の平均化を施す。これにより、信号の処理中における S/N 比を改善することができる。

【 0 0 4 3 】

例えば、エッチング中に、0.5 秒毎且つ各波長毎に 1 回のデータを採取する操作を 1 分間行くと、各波長毎に 1 2 0 点のデータが採取できる。この採取データを波長ごとに平均化することにより、 $\sqrt{120} = 10.9$  倍の S/N 比の改善が可能となる。このように、波長分解能は必要としないが 1 秒以下の応答が必要な微小変化の検知と、波長分解能は必要となるが、数十秒の応答でよい微小変化の検知とを、図 3 に示す 1 台の装置でともに実施することができる。

【 0 0 4 4 】

また、1 秒以下の高速応答が必要な発光成分の微小変化の検知、あるいは発光の各波長成分の微小な変化のモニタリングに対しても本発明は適用可能である。また、前記変化の変化量が所定値を越えた場合に、異常信号を発報し、注意表示を行い、あるいは次の処理を停止させることにより、プラズマ処理の異状を未然に防止することができる。

【 0 0 4 5 】

以上説明したように、本実施形態によれば、プラズマ処理中の発光中の構成波長の微少な変化（10%未満）を 1 秒以下（好ましくは、0.5 秒以下）のタイミングで高速かつ安定に処理することができる。また、プラズマ処理中の発光中の各波長毎のスペクトルの微少な変化を高速かつ安定に処理するモードと、プラズマ処理中の発光中の各波長毎のスペクトルの変化を隣接する各波長に対して高

分解能で判定するモードとを、用途に応じてひとつの装置で切り替えて使用することができる。

【 0 0 4 6 】

【発明の効果】

以上説明したように本発明によれば、分光スペクトルの速い微小変化を再現性よく検知することのできる発光分光処理装置を提供することができる。

【図面の簡単な説明】

【図 1】

本発明の実施形態にかかる発光分光処理装置を示す図である。

【図 2】

本発明の他の実施形態にかかる発光分光処理装置を示す図である。

【図 3】

本発明のさらに他の実施形態にかかる発光分光処理装置を示す図である。

【図 4】

本発明のさらに他の実施形態にかかる発光分光処理装置を示す図である。

【図 5】

本発明のさらに他の実施形態にかかる発光分光処理装置を示す図である。

【符号の説明】

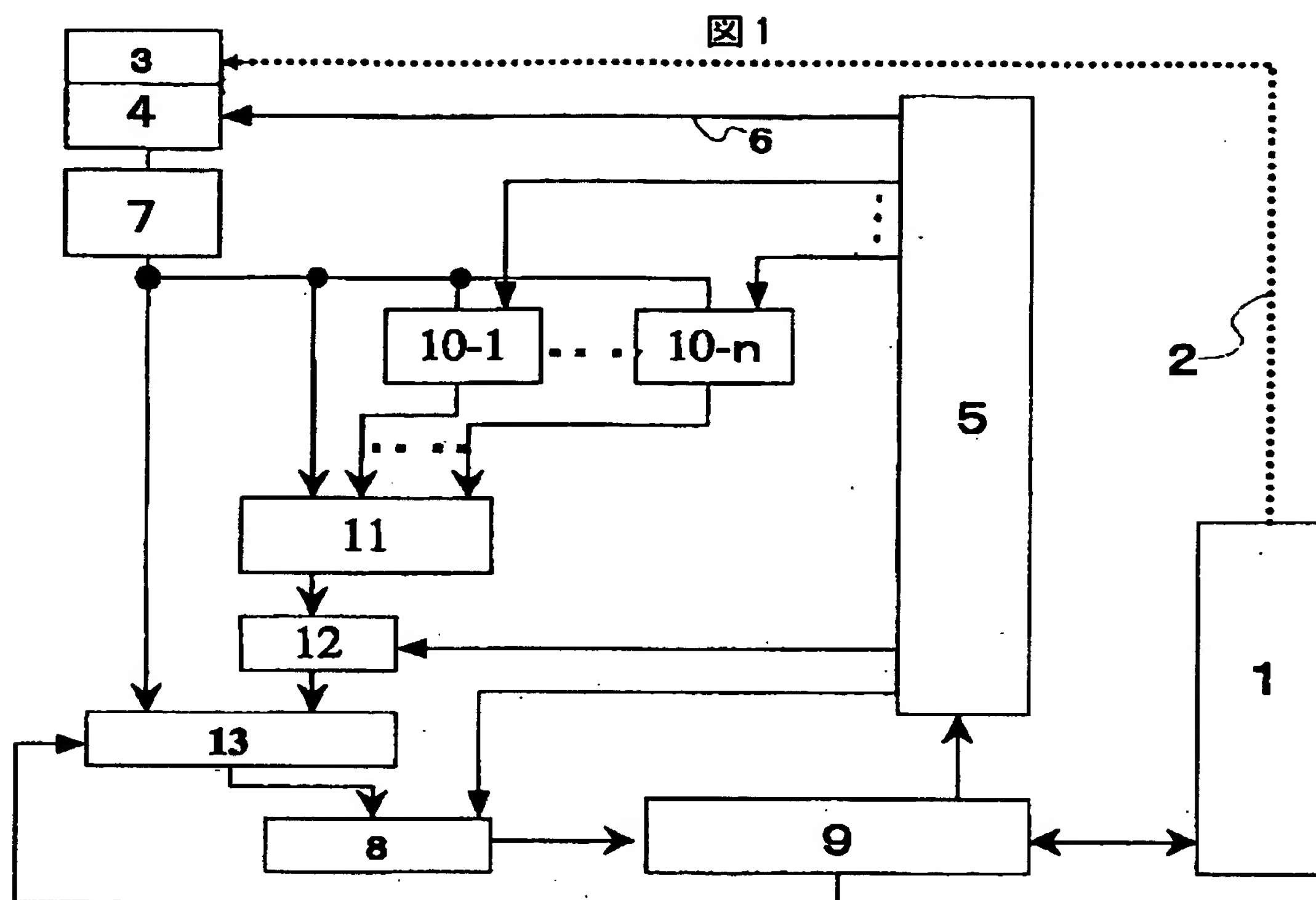
- 1 プラズマ処理装置
- 2 光ファイバ
- 3 分光器
- 4 CCD
- 5 タイミング発生回路
- 6 CCD駆動信号
- 7 増幅回路
- 8 AD変換器
- 9 信号処理装置
- 10 第1の信号保持回路
- 11 加算増幅回路



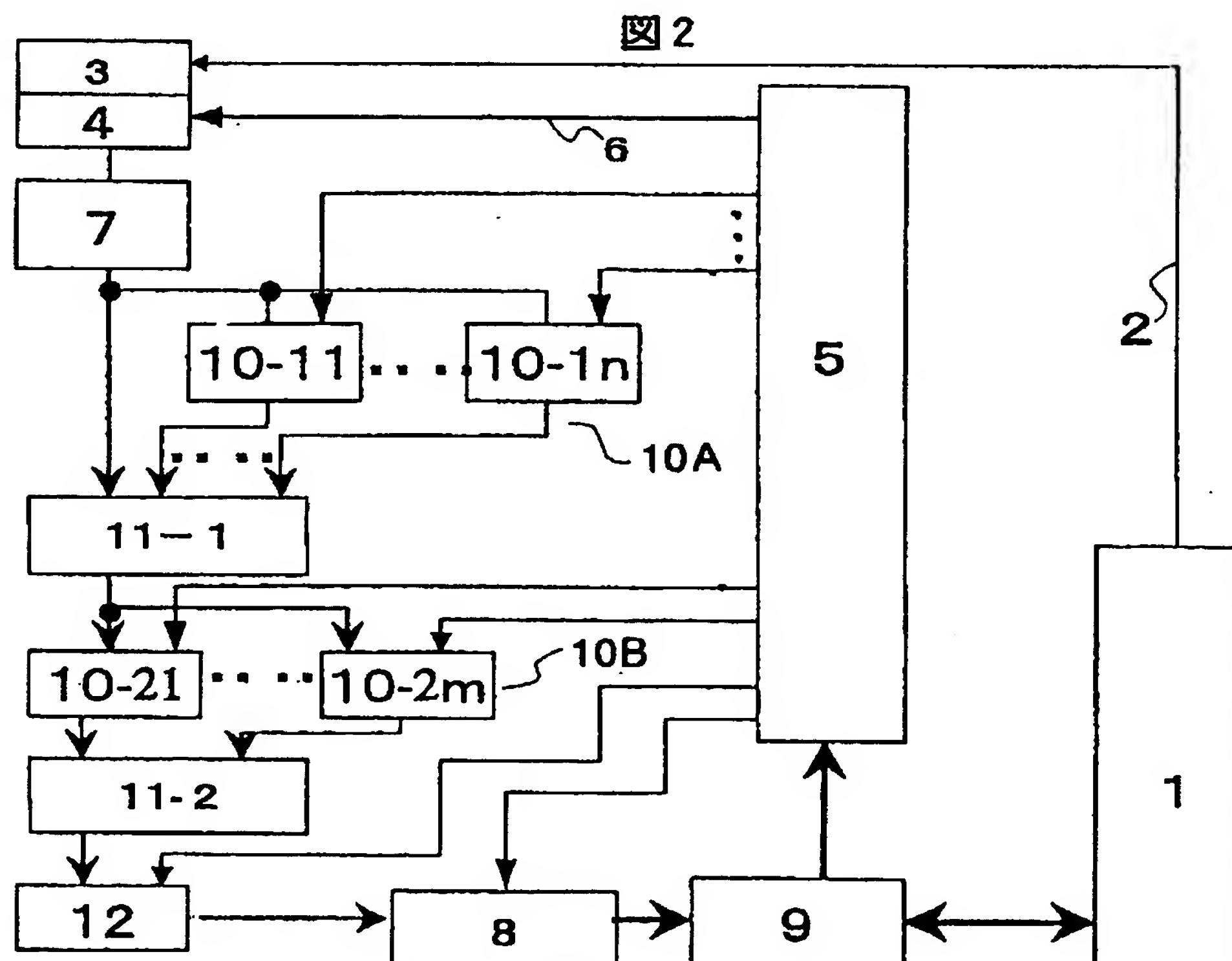
- 1 2 第 2 の信号保持回路
- 1 3 アナログ切換器
- 1 4 光量調整器
- 1 5 利得設定用 A D 変換器
- 1 6 アドレス回路
- 1 7 メモリ
- 1 8 利得設定回路
- 1 9 利得出力回路
- 2 0 出力保持回路
- 2 1 時分割多重化回路
- 2 2 光量設定用 D A 変換器
- 2 3 光量制御回路。

【書類名】 図面

【図 1】

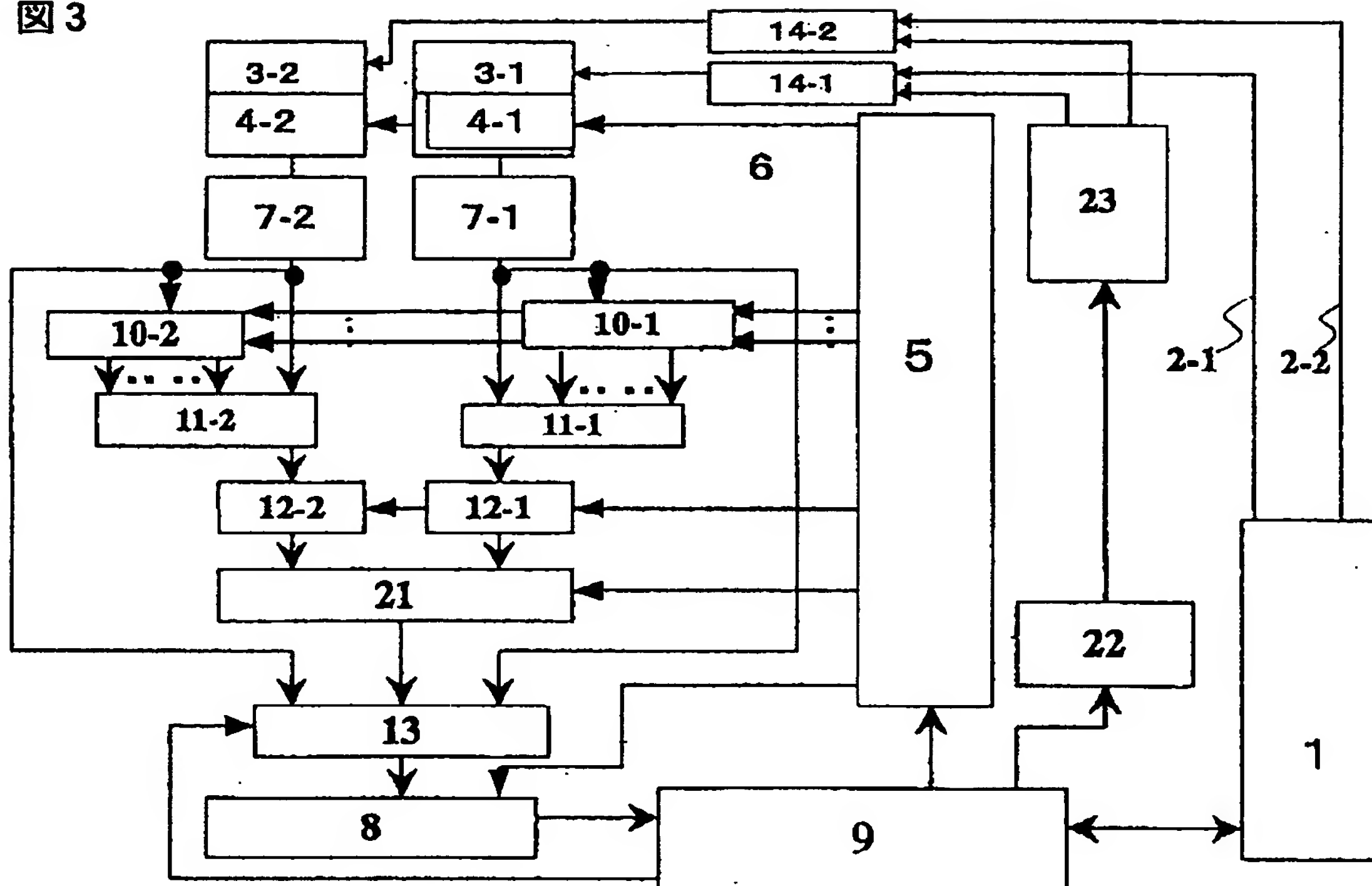


【図 2】



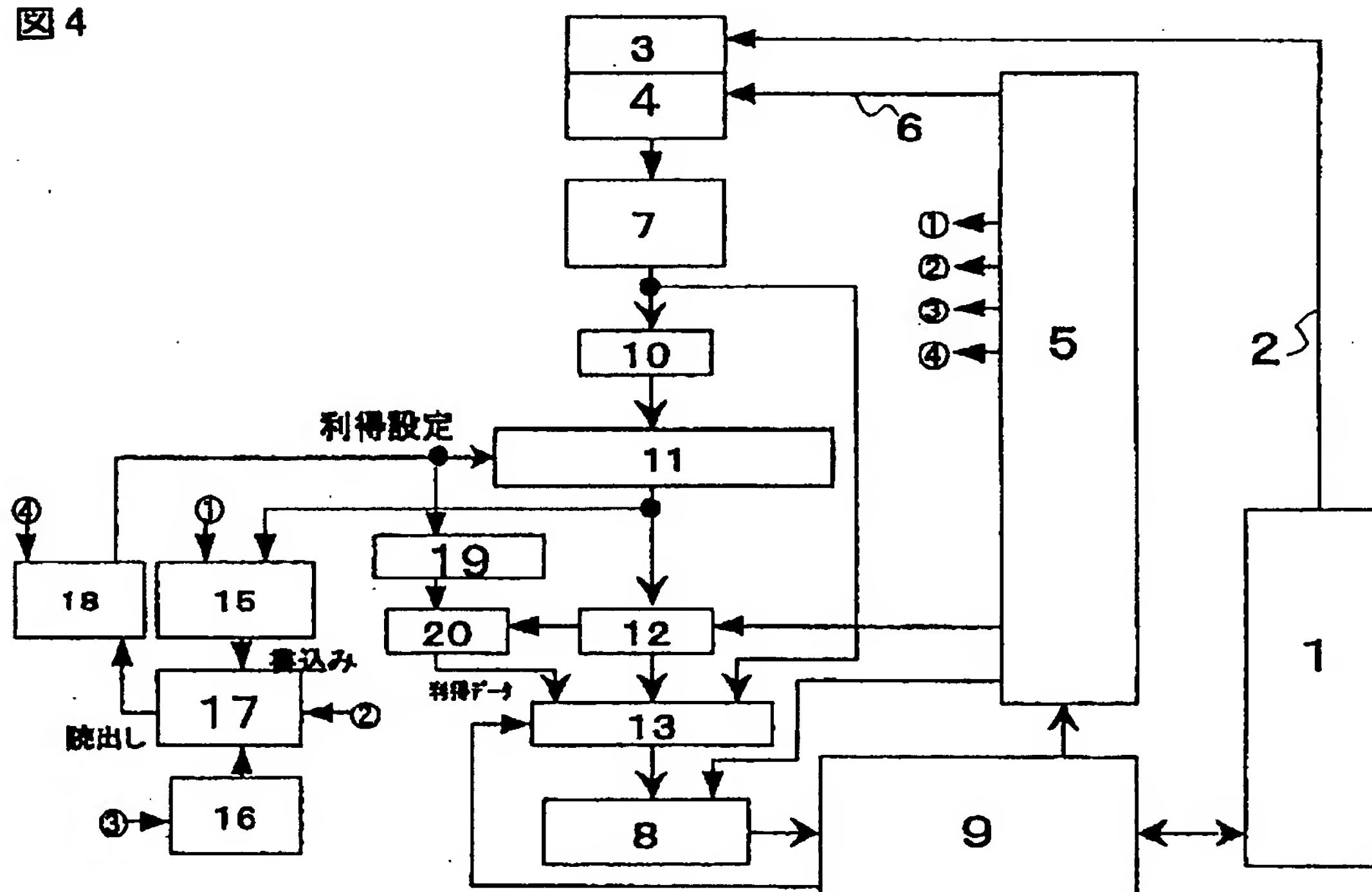
【図 3】

図 3



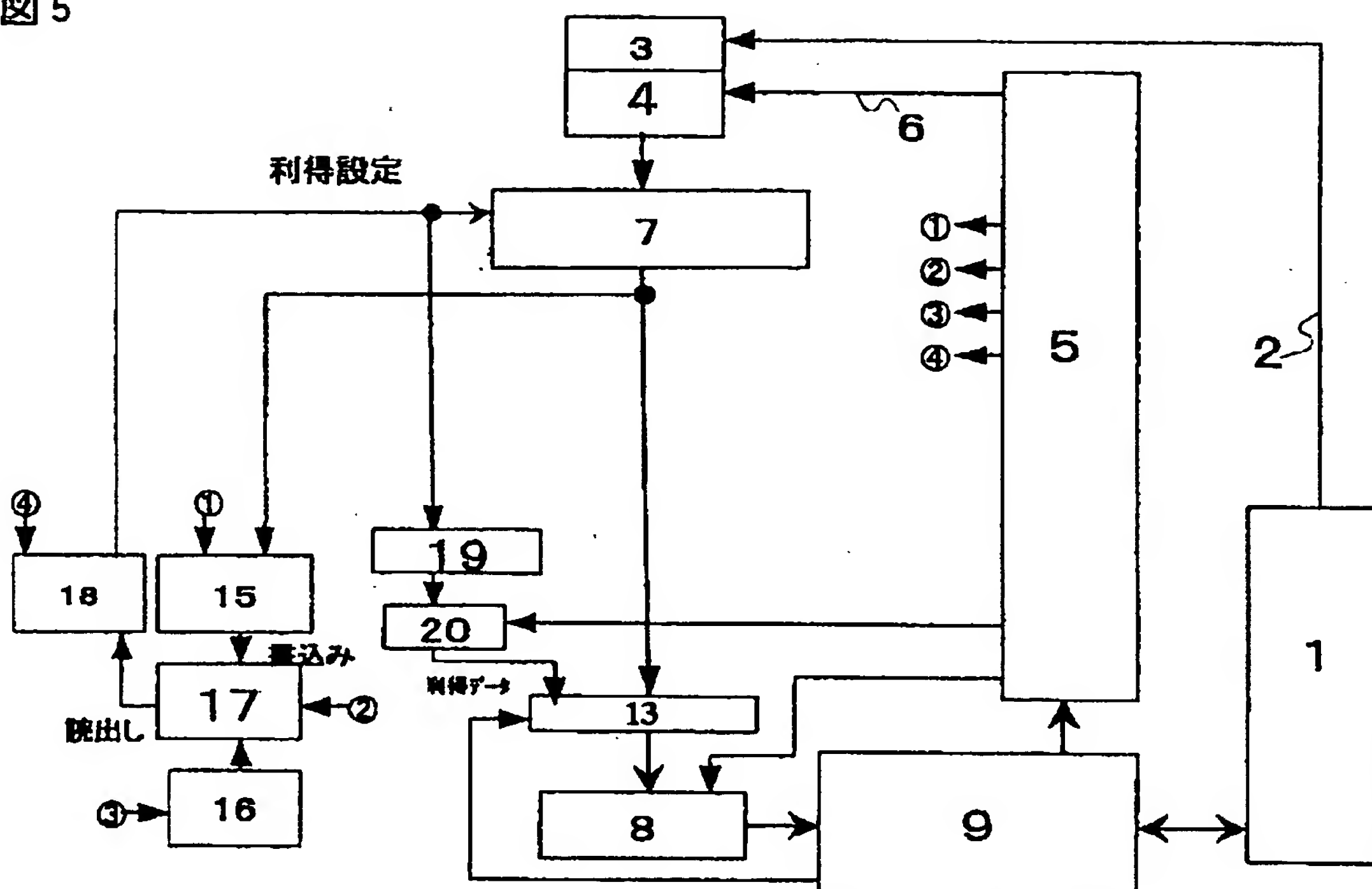
【図 4】

図 4



【図 5】

図 5



【書類名】 要約書

【要約】

【課題】 プラズマ処理装置等における分光スペクトルの速い微小変化を再現性よく検知する。

【解決手段】 処理装置からの入力光を分光する分光器 3 と、前記分光した入力光の光量を各波長毎に検出する一連の受光素子を備えた受光部 4 と、一連の受光素子の内の隣接する一部の受光素子の検出信号をそれぞれ第 1 の周期で順次保持する第 1 の信号保持部 1 0 と、前記保持した隣接する一部の受光素子の検出信号を含む前記受光部の隣接する受光素子の検出信号を加算する加算部 1 1 と、該加算部の加算出力を順次保持する第 2 の信号保持部 1 2 を備え、該第 2 の信号保持部の出力をもとに前記処理装置の状態を判定する信号処理部 9 を備えた。

【選択図】 図 1



出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日  
[変更理由] 新規登録  
住 所 東京都千代田区神田駿河台4丁目6番地  
氏 名 株式会社日立製作所

出 願 人 履 歴 情 報

識別番号 [390010973]

1. 変更年月日 1990年10月31日

[変更理由] 新規登録

住 所 山口県下松市大字東豊井794番地  
氏 名 日立笠戸エンジニアリング株式会社

出 願 人 履 歴 情 報

識別番号 [501387839]

1. 変更年月日 2001年10月 3日

[変更理由] 新規登録

住 所 東京都港区西新橋一丁目24番14号

氏 名 株式会社日立ハイテクノロジーズ